



(19)

(11) Publication number: 2000040633 A

Generated Document.

PATENT ABSTRACTS OF JAPAN

(21) Application number: 10208157

(51) Int'l. Cl.: H01F 41/04 H01F 17/00

(22) Application date: 23.07.98

(30) Priority:

(43) Date of application publication: 08.02.00

(84) Designated contracting states:

(71) Applicant: MURATA MFG CO LTD

(72) Inventor: SASAKI TOSHIYA
UCHIYAMA KAZUYOSHI
KAWAGUCHI MASAHIKO
AMAYA KEISHIRO
TAMEZAWA EITA

(74) Representative:

(54) MANUFACTURE OF ELECTRONIC PART

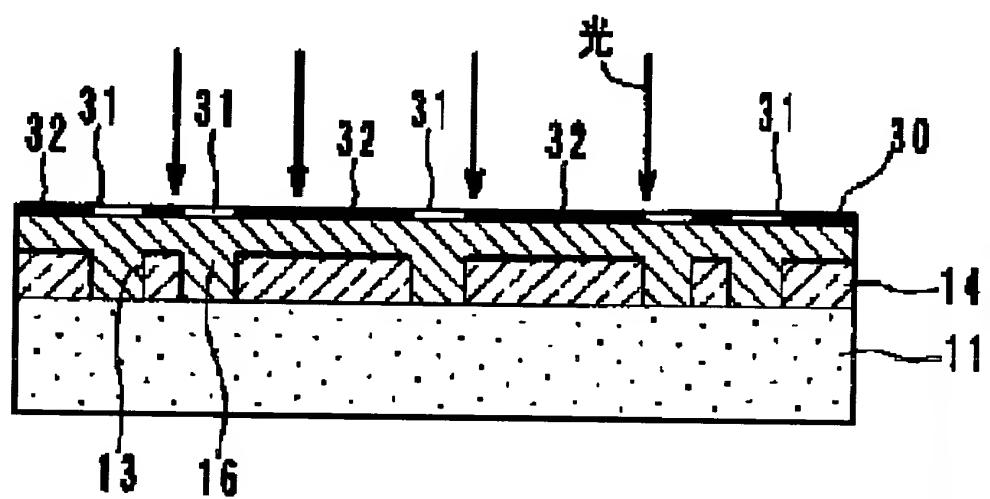
(57) Abstract:

PROBLEM TO BE SOLVED: To obtain a compact electronic part in which the DC resistance value of a conductor pattern can be reduced, and the variation of the size precision of the conductor pattern can be reduced.

SOLUTION: A positive photosensitive insulating material applied on a ceramic substrate 11 is exposed through a photo-mask 30, and developed, and then the exposed part of the positive photosensitive insulating material is removed so that an inter-line insulating layer 14 having a spiral groove 13 can be formed. A negative photosensitive conductive material 16 is applied on the inter-line insulating layer 14 and in the spiral groove 13 like a film, and exposed by using the same photomask 30, and the non-exposed part is removed so that a coil

conductor pattern can be formed.

COPYRIGHT: (C)2000,JPO



11226

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-40633

(P2000-40633A)

(43)公開日 平成12年2月8日(2000.2.8)

(51) Int.Cl.⁷
H 01 F 41/04
17/00
// H 05 K 3/06

識別記号

F I
H 01 F 41/04
17/00
H 05 K 3/06

テマコト^{*}(参考)
C 5 E 0 6 2
B 5 E 0 7 0
H 5 E 3 3 9

審査請求 有 請求項の数 7 O L (全 7 頁)

(21)出願番号 特願平10-208157

(22)出願日 平成10年7月23日(1998.7.23)

(71)出願人 000006231

株式会社村田製作所

京都府長岡市天神二丁目26番10号

(72)発明者 佐々木 俊哉

京都府長岡市天神二丁目26番10号 株式
会社村田製作所内

(72)発明者 内山 一義

京都府長岡市天神二丁目26番10号 株式
会社村田製作所内

(74)代理人 100091432

弁理士 森下 武一

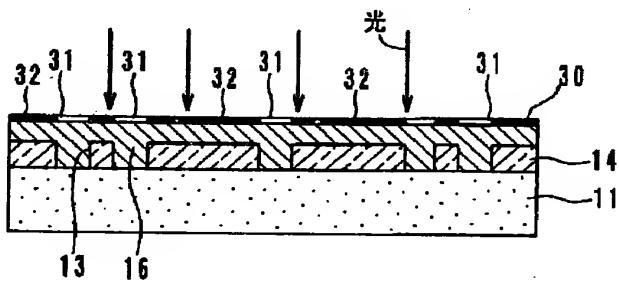
最終頁に続く

(54)【発明の名称】 電子部品の製造方法

(57)【要約】

【課題】 導体パターンの直流抵抗値が小さく、かつ、導体パターンの寸法精度のばらつきが小さい小型の電子部品を得る。

【解決手段】 セラミック基板11上に付与されたポジ型感光性絶縁材料をフォトマスク30を通して露光した後、現像してポジ型感光性絶縁材料の露光部分を除去し、スパイアル溝13を有するライン間絶縁層14を形成する。ライン間絶縁層14の上及びスパイアル溝13内にネガ型感光性導電材料16を膜状に付与して同じフォトマスク30を用いて露光して未露光部分を除去し、コイル導体パターンを形成する。



【特許請求の範囲】

【請求項1】 絶縁基板上に絶縁材料を膜状に付与した後、前記絶縁材料の所定の部分を除去してパターン溝を有するライン間絶縁層を形成する工程と、

導電材料を前記パターン溝に充填すると共に前記ライン間絶縁層の上に膜状に付与した後、前記導電材料の所定の部分を除去し、前記パターン溝の位置に前記ライン間絶縁層の表面から突出した導体パターンを形成する工程と、

を備えたことを特徴とする電子部品の製造方法。

【請求項2】 絶縁基板上にポジ型感光性絶縁材料を膜状に付与し、該ポジ型感光性絶縁材料を導体パターンに対応する光透過部分を有するフォトマスクを通して露光し、前記ポジ型感光性絶縁材料の露光部分を除去してパターン溝を有するライン間絶縁層を形成する工程と、

該ライン間絶縁層の上にネガ型感光性導電材料を膜状に付与し、該ネガ型感光性導電材料を前記フォトマスクを通して露光し、前記ネガ型感光性導電材料の未露光部分を除去し、前記パターン溝の位置に導体パターンを形成する工程と、を備えたことを特徴とする電子部品の製造方法。

【請求項3】 絶縁基板上にネガ型感光性絶縁材料を膜状に付与し、該ネガ型感光性絶縁材料を導体パターンに対応する光遮光部分を有するフォトマスクを通して露光し、前記ネガ型感光性絶縁材料の未露光部分を除去してパターン溝を有するライン間絶縁層を形成する工程と、
該ライン間絶縁層の上にポジ型感光性導電材料を膜状に付与し、該ポジ型感光性導電材料を前記フォトマスクを通して露光し、前記ポジ型感光性導電材料の露光部分を除去し、前記パターン溝の位置に導体パターンを形成する工程と、

を備えたことを特徴とする電子部品の製造方法。

【請求項4】 前記ライン間絶縁層の膜厚と前記パターン溝の溝幅との比が1以下であることを特徴とする請求項1ないし請求項3記載の電子部品の製造方法。

【請求項5】 前記導体パターンの厚みとパターン幅との比が1以上であることを特徴とする請求項1ないし請求項4記載の電子部品の製造方法。

【請求項6】 ライン間絶縁層及び導体パターンの上にピアホールを有する層間絶縁層を形成する工程、ライン間絶縁層を形成する工程及び導体パターンを形成する工程を順次繰り返すことを特徴とする請求項1ないし請求項5記載の電子部品の製造方法。

【請求項7】 前記導体パターンがコイル導体パターンであることを特徴とする請求項1ないし請求項6記載の電子部品の製造方法。

【請求項8】 前記導体パターンがスパイラル形状をしていることを特徴とする請求項1ないし請求項7記載の電子部品の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は電子部品の製造方法に関し、特に、インダクタやストリップライン部品等の電子部品の製造方法に関する。

【0002】

【従来の技術】従来より、高いQ値を有する表面実装型のインダクタの製造方法としては、セラミックのマザーベース板の表面に、コイル導体パターンをスクリーン印刷法により形成し、コイル導体パターンの導体膜厚を厚く(断面積を大きく)し、コイル導体パターンの直流抵抗値(導体損)を小さくする方法が一般に知られている。しかし、スクリーン印刷法では、コイル導体パターンの寸法精度のばらつきが大きく、インダクタンス値の偏差が大きいくらいでなく、コイル導体の導体幅を狭くすることが困難であった。

【0003】一方、インダクタンス値の偏差が小さいインダクタを製造する方法としては、マザーベース板上にスパッタリングや蒸着等の手法を用いて金属膜を成膜し、フォトリソグラフィ技術によりコイル導体パターンを形成する方法が知られている。しかし、この方法では、スクリーン印刷法と比較して、コイル導体の膜厚を厚くすることが困難で、高いQ値を有するインダクタを得るのは困難であった。

【0004】そこで、高いQ値を有するとともに、インダクタンス値の偏差の小さいインダクタを製造する方法として、感光性導電ペーストを用いて厚膜印刷とフォトリソグラフィ技術とを組み合わせることによりコイル導体パターンを形成する方法や、セミアディティブ工法と称される手法を用いて、厚膜でかつ寸法精度の高いコイル導体パターンを形成する方法が提案されている(例えば、特開平8-316080号公報、特開平9-45570号公報参照)。

【0005】

【発明が解決しようとする課題】ところで、セミアディティブ工法は工程数が多くため製造コストが高価であり、感光性導電ペーストを用いた方法が好ましい。しかし、大きなインダクタンス値を有する小型のインダクタを得るためにには、限られたコイル導体形成領域内で、微細なコイル導体パターンを形成する必要がある。このため、従来方法のように感光性導電ペーストを用いた場合でも、コイル導体パターンのライン幅が小さくなつて導体損が大きくなり、Q値が低下するという問題があった。また、感光性導電ペーストの厚み方向の解像度は、アスペクト比1(現像後)が限界であり、これ以上感光性導電ペーストの膜厚を厚くすることは困難であった。なお、コイル導体パターンのアスペクト比は、コイル導体パターンの厚みとパターン幅との比を意味する。

【0006】そこで、本発明の目的は、導体パターンの直流抵抗値が小さく、かつ、導体パターンの寸法精度のばらつきが小さい小型の電子部品を得ることができる製

造方法を提供することにある。

【0007】

【課題を解決するための手段及び作用】前記目的を達成するため、本発明に係る電子部品の製造方法は、(a) 絶縁基板上に絶縁材料を膜状に付与した後、前記絶縁材料の所定の部分を除去してパターン溝を有するライン間絶縁層を形成する工程と、(b) 導電材料を前記パターン溝に充填すると共に前記ライン間絶縁層の上に膜状に付与した後、前記導電材料の所定の部分を除去し、前記パターン溝の位置に前記ライン間絶縁層の表面から突出した導体パターンを形成する工程と、を備えたことを特徴とする。

【0008】さらに、本発明に係る電子部品の製造方法は、(c) 絶縁基板上にポジ型感光性絶縁材料を膜状に付与し、該ポジ型感光性絶縁材料を導体パターンに対応する光透過部分を有するフォトマスクを通して露光し、前記ポジ型感光性絶縁材料の露光部分を除去してパターン溝を有するライン間絶縁層を形成する工程と、(d) 該ライン間絶縁層の上にネガ型感光性導電材料を膜状に付与し、該ネガ型感光性導電材料を前記フォトマスクを通して露光し、前記ネガ型感光性導電材料の未露光部分を除去し、前記パターン溝の位置にコイル導体パターンを形成する工程と、を備えたことを特徴とする。

【0009】あるいは、本発明に係る電子部品の製造方法は、(e) 絶縁基板上にネガ型感光性絶縁材料を膜状に付与し、該ネガ型感光性絶縁材料を導体パターンに対応する光遮光部分を有するフォトマスクを通して露光し、前記ネガ型感光性絶縁材料の未露光部分を除去してパターン溝を有するライン間絶縁層を形成する工程と、(f) 該ライン間絶縁層の上にポジ型感光性導電材料を膜状に付与し、該ポジ型感光性導電材料を前記フォトマスクを通して露光し、前記ポジ型感光性導電材料の露光部分を除去し、前記パターン溝の位置に導体パターンを形成する工程と、を備えたことを特徴とする。

【0010】以上の場合により、導電材料をライン間絶縁層の上に膜状に付与すると、パターン溝にも導電材料が充填される。従って、ライン間絶縁層に形成したパターン溝の深さ寸法と、ライン間絶縁層上の導電材料膜の膜厚寸法とを加算した寸法が導体パターンの厚みとなる。従って、たとえライン間絶縁層の膜厚とパターン溝の溝幅との比を1以下に設定しても、導体パターンの厚みとパターン幅との比が1以上で、かつ、感光性導電材料の深さ方向の解像限界以上の高アスペクト比の導体パターンが形成される。この結果、導体パターンの直流抵抗値が従来より小さくなる。そして、導体パターンがコイル導体パターンで、その形状をスパイラル状にすることにより、高いQ値を有し、かつ、インダクタンス値の大きいインダクタが得られる。

【0011】また、ライン間絶縁層及び導体パターンの上にピアホールを有する層間絶縁層を形成する工程、ラ

イン間絶縁層を形成する工程及び導体パターンを形成する工程を順次繰り返すことにより、導体パターンが層間絶縁層を間に配設して複数積み重ねられた多層構造の電子部品が得られる。

【0012】

【発明の実施の形態】以下、本発明に係る電子部品の製造方法の実施の形態について添付の図面を参照して説明する。各実施形態では、電子部品としてインダクタを例にして説明するが、必ずしもインダクタに限るものではなく、ストリップライン部品等であってもよい。

【0013】【第1実施形態、図1～図12】図1に示すように、インダクタ6は、絶縁性基板11と、この絶縁性基板11上に設けられたスパイラル状のコイル導体パターン1～4等で構成されている。絶縁性基板11は、誘電体あるいは磁性体等からなる。コイル導体パターン1～4は、ピアホール5を介して順次電気的に直列に接続されている。なお、コイル導体パターン1～4の形状は、スパイラル状の他に、蛇行状又は直線状等であってもよいことは言うまでもない。

【0014】この多層スパイラルインダクタ6の製造方法を図2～図12を参照して説明する。なお、インダクタ6を量産する場合には、複数のインダクタを設けたマザーベースの状態で製造されるが、本第1実施形態では個別の場合を例にして説明する。

【0015】図2に示すように、ポジ型感光性ガラスベーストの印刷もしくは厚膜ポジレジストのスピンドルコートにより、セラミック基板11の上面にポジ型感光性絶縁材料12を膜状に付与する。その後、図3に示すように、ポジ型感光性絶縁材料12の上にネガフィルムのフォトマスク30を被せる。フォトマスク30は、図1の第1層目のコイル導体パターン1に対応する光透過部分31と、光遮光部分32とを有している。フォトマスク30を通してポジ型感光性絶縁材料12を露光すると、光透過部分31のみを光が透過する。次に、フォトマスク30を外して現像すると、ポジ型感光性絶縁材料12の露光部分が除去され、図4に示すように、スパイラル溝13を有するコイル導体パターン1のライン間絶縁層14が形成される。このとき、ライン間絶縁層14の厚みt1とスパイラル溝13の溝幅w1との比(t1/w1)は、1以下に設定する。

【0016】次に、図5に示すように、ネガ型感光性銀(Ag)ベーストもしくはネガ型感光性銅(Cu)ベースト等の印刷により、ライン間絶縁層14上にネガ型感光性導電材料16を膜状に付与する。このとき、スパイラル溝13にもネガ型感光性導電材料16が充填される。その後、図6に示すように、ネガ型感光性導電材料16の上に前記フォトマスク30を被せる。フォトマスク30を通してネガ型感光性導電材料16を露光した後、図7に示すように現像してネガ型感光性材料16の未露光部分を除去する。これにより、セラミック基板1

1上には第1層目のコイル導体パターン1(図1参照)が形成される。該コイル導体パターン1は、その厚さt2とパターン幅w2の比であるアスペクト比(t2/w2)が1以上となるように形成されている。その後、熱処理を行う。

【0017】図8に示すように、ポジ型感光性ガラスベーストの印刷等により、ライン間絶縁層14及びコイル導体パターン1の上にポジ型感光性絶縁材料17を膜状に付与する。そして、図9に示すように、ポジ型感光性絶縁材料17の上にフォトマスク40を被せる。フォトマスク40は、図1の第1層目のコイル導体パターン1に電気的に接続するピアホール5に対応する光透過部分41と光遮光部分42を有している。フォトマスク40を通してポジ型感光性絶縁材料17を露光すると、光透過部分41のみを光が透過する。次に、フォトマスク40を外して現像すると、ポジ型感光性絶縁材料17の露光部分が除去され、図10に示すように、ピアホール5用の孔5aを有する層間絶縁層18を形成する。その後、再び、熱処理を行う。

【0018】その後、図11に示すように、ポジ型感光性ガラスベーストの印刷等により、層間絶縁層18上にポジ型感光性絶縁材料12を膜状に付与する。次に、このポジ型感光性絶縁材料12の上にフォトマスク50を被せる。フォトマスク50は、図1の第2層目のコイル導体パターン2に対応する光透過部分51と、光遮光部分52とを有している。フォトマスク50を通してポジ型感光性絶縁材料12を露光した後、現像してポジ型感光性絶縁材料12の露光部分を除去することにより、図12に示すように、スパイラル溝13を有するコイル導体パターン2のライン間絶縁層14が形成される。

【0019】さらに、ライン間絶縁層14上にネガ型感光性導電材料16を膜状に付与する。このとき、スパイラル溝13及びピアホール用孔5aにもネガ型感光性導電材料16が充填される。その後、ネガ型感光性導電材料16の上に前記フォトマスク50を被せる。フォトマスク50を通してネガ型感光性導電材料16を露光した後、現像してネガ型感光性導電材料16の未露光部分を除去する。これにより、ライン間絶縁層14上には第2層目のコイル導体パターン2(図1参照)が形成される。このコイル導体パターン2はピアホール5を介してコイル導体パターン1に電気的に接続している。

【0020】以下、同様にして、ライン間絶縁層14の形成工程、コイル導体パターン3、4の形成工程、層間絶縁層18の形成工程を所定回数繰り返した後、外装保護膜を形成する。なお、マザーベース板の状態で製造している場合には、さらに、マザーベース板をスクライブブレイクもしくはダイシングにより所定の製品サイズ毎に切り出す。次に、図1の第1層目のコイル導体パターン1の接続部1a及び第4層目のコイル導体パターン4の接続部4aにそれぞれ接続される端子電極を、セラミック基板

11の両端部に形成する。こうして、一対の端子電極間に、スパイラル状のコイル導体パターン1~4がピアホール5、…、5により順次、電気的に接続された構成を有する多層スパイラルインダクタ6を得ることができる。

【0021】本第1実施形態によれば、コイル導体パターン1~4の各々は、その上部がライン間絶縁層14から突出した状態で、ライン間絶縁層14のスパイラル溝13に形成されるので、コイル導体パターン1~4はそれを形成するネガ型感光性導電材料16の深さ方向の解像限界以上の高さとすることができ、1以上の高アスペクト比を有する多層スパイラルインダクタを得ることができる。これにより、コイル導体パターン1~4の直流抵抗値が小さくなり、コイル導体パターン1~4のターン数を大きくしてインダクタンス値を大きくしても、コイル導体パターン1~4の導体損の増加を抑えることができ、Q値の低下が生じるのを防止することができる。また、多層スパイラルインダクタ6の小型化を行い、コイル導体パターン1~4の幅を狭くしても、コイル導体パターン1~4の導体損の増加が抑えられ、小型化に伴うQ値の低下も防止することができる。さらに、ライン間絶縁層14の厚みt1と、スパイラル溝13の溝幅w1との比を1以下に設定することにより、コイル導体パターン1~4の寸法精度を向上させることができ、インダクタンス値の偏差も小さくなる。

【0022】【第2実施形態】第2実施形態は、ライン間絶縁層14や層間絶縁層18の材料としてネガ型感光性絶縁材料を用い、コイル導体パターン1~4の材料としてポジ型感光性導電材料を用い、かつ、フォトマスクとしてポジフィルムを用いてインダクタを製造した場合について説明する。

【0023】セラミック基板11上にネガ型感光性絶縁材料を膜状に付与する。次に、該ネガ型感光性絶縁材料を、コイル導体パターン1に対応する光遮光部分を有するフォトマスク(ポジフィルム)を通して露光した後、現像してネガ型感光性絶縁材料の未露光部分を除去し、スパイラル溝13を有するコイル導体パターン1のライン間絶縁層14を形成する。

【0024】次に、ライン間絶縁層14上に、スパイラル溝13にも充填されるように、ポジ型感光性導電材料を膜状に付与する。次に、該ポジ型感光性導電材料を、前記フォトマスク(ポジフィルム)を通して露光した後、現像してポジ型感光性導電材料の露光部分を除去し、スパイラル溝13の位置にコイル導体パターン1を形成する。同様にして、層間絶縁層18を形成する。以下、順次、ライン間絶縁層14の形成工程と、コイル導体パターン2~4の形成工程及び層間絶縁層18の形成工程を所定回数繰り返すことによって、多層スパイラルインダクタ6を得ることができる。

【0025】【他の実施形態】なお、本発明は、前記実

7
施形態に限定されるものではなく、本発明の要旨の範囲内で種々に変更することができる。例えば、ライン間絶縁層14や層間絶縁層18の材料としては、感光性絶縁材料の他に、非感光性絶縁ペーストを用いてもよい。この場合、絶縁ペーストを印刷等の手法により膜状に形成した後、周知のフォトリソグラフィの技術（レジスト膜塗布、露光、レジスト膜現像、絶縁ペーストエッチング、レジスト膜剥離）等を用いてライン間絶縁層14や層間絶縁層18を形成する。また、コイル導体パターン1～4の材料としては、感光性導電材料の他に、非感光性導電材料を用いてもよい。この場合、導電材料を印刷やスパッタリング、蒸着等の手法により膜状に形成した後、フォトリソグラフィの技術等を用いてコイル導体パターン1～4を形成する。

【0026】また、コイル導体パターンの積層数も4層に限られるものではなく、1層、2層、3層、あるいは5層以上であってもよい。さらに、コイル導体パターンの厚さ t_2 と幅 w_2 の比であるアスペクト比は1以上である必要はなく、1より小さい場合であってもよい。

【0027】

【発明の効果】以上の説明からも明らかなように、本発明によれば、導体パターンの各々は、その上部がライン間絶縁層から突出した状態で、ライン間絶縁層のパターン溝に形成されるので、導体パターンは導電材料の深さ方向の解像限界以上の高さとすることができます、高アスペクト比を有する導体パターンを得ることができます。導体パターンの直流抵抗値を小さくできる。さらに、ライン間絶縁層の膜厚とパターン溝の溝幅との比を1以下に設定することにより、導体パターンの寸法精度のばらつきが小さい電子部品を得ることができます。

【0028】また、導体パターンをコイル導体パターンとすることにより、コイル導体パターンのターン数を多くしてインダクタンス値を大きくしても、コイル導体パターンの導体損の増加を抑えることができ、Q値の低下

が生じるのを防止することができる。また、インダクタの小型化のために、コイル導体パターンの幅を狭くしても、コイル導体の導体損の増加が抑えられ、小型化に伴うQ値の低下も防止することができる。

【図面の簡単な説明】

【図1】本発明に係る電子部品の一例の構成を示す斜視図。

【図2】本発明に係る電子部品の製造方法の一実施形態を示す断面図。

【図3】図2に続く製造工程を示す断面図。

【図4】図3に続く製造工程を示す断面図。

【図5】図4に続く製造工程を示す断面図。

【図6】図5に続く製造工程を示す断面図。

【図7】図6に続く製造工程を示す断面図。

【図8】図7に続く製造工程を示す断面図。

【図9】図8に続く製造工程を示す断面図。

【図10】図9に続く製造工程を示す断面図。

【図11】図10に続く製造工程を示す断面図。

【図12】図11に続く製造工程を示す断面図。

【符号の説明】

1～4…コイル導体パターン

5…ビアホール

5a…ビアホール用の孔

6…多層スパイラルインダクタ

1 1…セラミック基板

1 2…ポジ型感光性絶縁材料

1 3…スパイラル溝

1 4…ライン間絶縁層

1 6…ネガ型感光性絶縁材料

1 7…ポジ型感光性絶縁材料

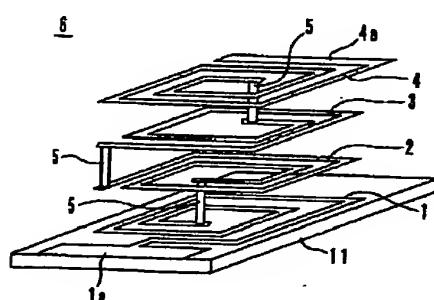
1 8…層間絶縁層

3 0, 4 0, 5 0…フォトマスク

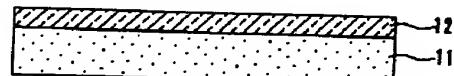
4 1, 4 1, 5 1…光透過部分

3 2, 4 2, 5 2…光遮光部分

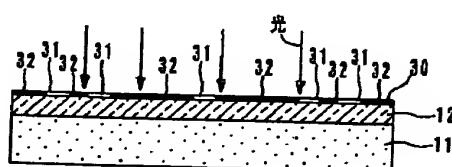
【図1】



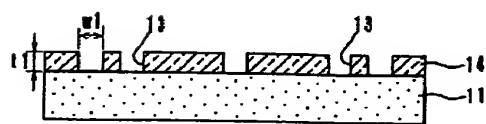
【図2】



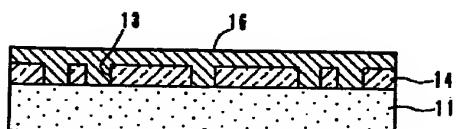
【図3】



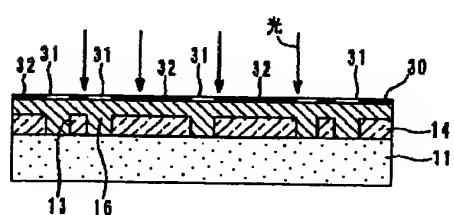
【図4】



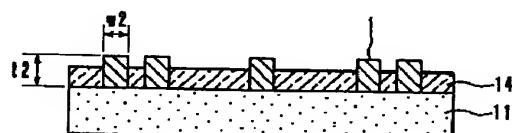
【図5】



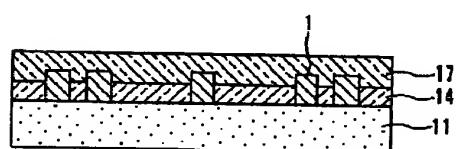
【図6】



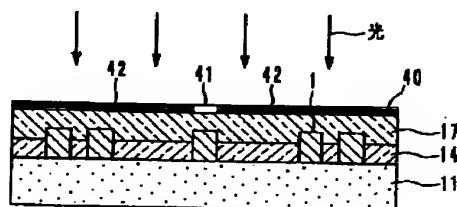
【図7】



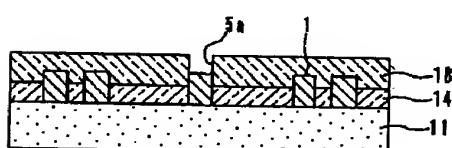
【図8】



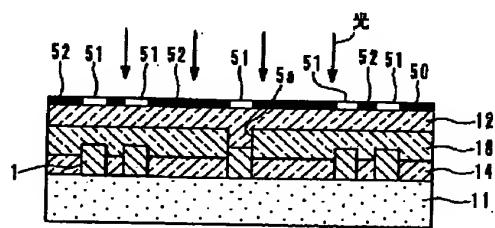
【図9】



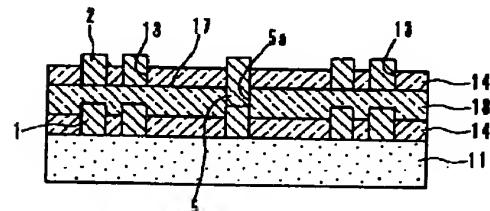
【図10】



【図11】



【図12】



【手続補正書】

【提出日】平成11年6月28日(1999.6.28)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 絶縁基板上にポジ型感光性絶縁材料を膜状に付与し、該ポジ型感光性絶縁材料を導体パターンに対応する光透過部分を有するフォトマスクを通して露光し、前記ポジ型感光性絶縁材料の露光部分を除去してパターン溝を有するライン間絶縁層を形成する工程と、該ライン間絶縁層の上にネガ型感光性導電材料を膜状に付与し、該ネガ型感光性導電材料を前記フォトマスクを通して露光し、前記ネガ型感光性導電材料の未露光部分を除去し、前記パターン溝の位置に導体パターンを形成する工程と、を備えたことを特徴とする電子部品の製造方法。

【請求項2】 絶縁基板上にネガ型感光性絶縁材料を膜状に付与し、該ネガ型感光性絶縁材料を導体パターンに対応する光遮光部分を有するフォトマスクを通して露光し、前記ネガ型感光性絶縁材料の未露光部分を除去してパターン溝を有するライン間絶縁層を形成する工程と、該ライン間絶縁層の上にポジ型感光性導電材料を膜状に付与し、該ポジ型感光性導電材料を前記フォトマスクを通して露光し、前記ポジ型感光性導電材料の露光部分を除去し、前記パターン溝の位置に導体パターンを形成する工程と、を備えたことを特徴とする電子部品の製造方法。

【請求項3】 前記ライン間絶縁層の膜厚と前記パターン溝の溝幅との比が1以下であることを特徴とする請求

項1又は請求項2記載の電子部品の製造方法。

【請求項4】 前記導体パターンの厚みとパターン幅との比が1以上であることを特徴とする請求項1ないし請求項3記載の電子部品の製造方法。

【請求項5】 ライン間絶縁層及び導体パターンの上にピアホールを有する層間絶縁層を形成する工程、ライン間絶縁層を形成する工程及び導体パターンを形成する工程を順次繰り返すことを特徴とする請求項1ないし請求項4記載の電子部品の製造方法。

【請求項6】 前記導体パターンがコイル導体パターンであることを特徴とする請求項1ないし請求項5記載の電子部品の製造方法。

【請求項7】 前記導体パターンがスパイラル形状をしていることを特徴とする請求項1ないし請求項6記載の電子部品の製造方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正内容】

【0008】より具体的には、本発明に係る電子部品の製造方法は、(c) 絶縁基板上にポジ型感光性絶縁材料を膜状に付与し、該ポジ型感光性絶縁材料を導体パターンに対応する光透過部分を有するフォトマスクを通して露光し、前記ポジ型感光性絶縁材料の露光部分を除去してパターン溝を有するライン間絶縁層を形成する工程と、(d) 該ライン間絶縁層の上にネガ型感光性導電材料を膜状に付与し、該ネガ型感光性導電材料を前記フォトマスクを通して露光し、前記ネガ型感光性導電材料の未露光部分を除去し、前記パターン溝の位置にコイル導体パターンを形成する工程と、を備えたことを特徴とする。

フロントページの続き

(72)発明者 川口 正彦

京都府長岡市天神二丁目26番10号 株式会社村田製作所内

(72)発明者 天谷 圭司郎

京都府長岡市天神二丁目26番10号 株式会社村田製作所内

(72)発明者 爲澤 栄太

京都府長岡市天神二丁目26番10号 株式会社村田製作所内

Fターム(参考) 5E062 DD04

5E070 AA01 AB02 AB06 BA01 CB03

5E339 AB06 AD01 BB02 BC10 BD07

BE11 CD01 CF15 FF02